

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B1)

(11) 特許番号

特許第6013647号
(P6013647)

(45) 発行日 平成28年10月25日(2016.10.25)

(24) 登録日 平成28年9月30日(2016.9.30)

(51) Int.Cl. F 1
A 6 1 B 1/04 (2006.01)
 A 6 1 B 1/04 3 6 2 J
 A 6 1 B 1/04 3 7 2

請求項の数 4 (全 14 頁)

(21) 出願番号	特願2016-506918 (P2016-506918)	(73) 特許権者	000000376
(86) (22) 出願日	平成27年9月8日(2015.9.8)		オリンパス株式会社
(86) 国際出願番号	PCT/JP2015/075518		東京都八王子市石川町2951番地
審査請求日	平成28年2月9日(2016.2.9)	(74) 代理人	100076233
(31) 優先権主張番号	特願2014-246136 (P2014-246136)		弁理士 伊藤 進
(32) 優先日	平成26年12月4日(2014.12.4)	(74) 代理人	100101661
(33) 優先権主張国	日本国(JP)		弁理士 長谷川 靖
早期審査対象出願		(74) 代理人	100135932
			弁理士 篠浦 治
		(72) 発明者	大河 文行
			東京都渋谷区幡ヶ谷2丁目43番2号 オ
			リンパス株式会社内
		(72) 発明者	橋本 秀範
			東京都渋谷区幡ヶ谷2丁目43番2号 オ
			リンパス株式会社内

最終頁に続く

(54) 【発明の名称】 内視鏡

(57) 【特許請求の範囲】

【請求項 1】

高域成分が減衰した撮像信号の高域成分を強調補正するための高域成分強調回路を設けた第1のプロセッサに接続可能な内視鏡であって、

被検体に挿入される挿入部と、

前記挿入部の先端に設けられ、前記被検体の光学像を撮像してアナログ撮像信号を生成する撮像部と、当該アナログ撮像信号をデジタル撮像信号に変換して出力するA/D変換部とを備える撮像素子と、

一端が前記撮像素子に接続され、前記デジタル撮像信号を他端側に伝送するためのケーブルと、

前記ケーブルの他端に設けられ、前記高域成分強調回路に係る周波数特性を平準化するための周波数特性を有する逆特性フィルタと、

を具備することを特徴とする内視鏡。

【請求項 2】

さらに、前記高域成分強調回路が設けられていない、前記第1のプロセッサとは異なる第2のプロセッサに接続可能であって、

前記内視鏡が、前記第1のプロセッサに接続されているか、または、前記第2のプロセッサに接続されているかを識別可能な識別部と、

前記識別部の識別結果に応じて、前記デジタル撮像信号が前記逆特性フィルタを通過する信号経路と、前記デジタル撮像信号が前記逆特性フィルタを通過しない信号経路とを切

り替える信号経路切替部と、

を具備することを特徴とする請求項 1 に記載の内視鏡。

【請求項 3】

前記信号経路切替部は、前記識別部の識別結果により前記内視鏡が前記第 1 のプロセッサに接続されている場合には、前記デジタル撮像信号が前記逆特性フィルタを通過するように前記信号経路を切り替え、一方、前記内視鏡が前記第 2 のプロセッサに接続されている場合には、前記デジタル撮像信号が前記逆特性フィルタを通過しないように前記信号経路を切り替える

ことを特徴とする請求項 2 に記載の内視鏡。

【請求項 4】

10

さらに、前記高域成分強調回路が設けられていない、前記第 1 のプロセッサとは異なる第 2 のプロセッサに接続可能であって、

前記デジタル撮像信号が前記逆特性フィルタを通過する第 1 の信号経路と、前記デジタル撮像信号が前記逆特性フィルタを通過しない第 2 の信号経路とを切り替えるための切替指示信号を出力する切替指示部と、

前記切替指示部からの前記切替指示信号に応じて、前記第 1 の信号経路と前記第 2 の信号経路とを切り替える信号経路切替部と、

を具備することを特徴とする請求項 1 に記載の内視鏡。

【発明の詳細な説明】

【技術分野】

20

【0001】

本発明は、撮像信号としてデジタル信号を出力する撮像素子を搭載する内視鏡に関する。

【背景技術】

【0002】

従来、医療用分野及び工業用分野において撮像素子を備えた内視鏡が広く用いられている。また、内視鏡に着脱自在に接続され、内視鏡に係る各種信号処理をプロセッサと称する信号処理装置により担い、内視鏡システムを構成する技術も知られるところにある。

【0003】

また、近年、撮像素子として CCD イメージセンサを採用する内視鏡においては CCD イメージセンサの画素数が増える傾向にある。この種の内視鏡においては、画素数が増えることにより従来に増して高速な処理が必要となる。

30

【0004】

そして、この種の内視鏡においては、先端部に配設された撮像素子と前記プロセッサとを接続するケーブルが比較的長距離に及ぶこと、および内視鏡挿入部の細径化を実現するためにケーブル径に制約があること等から、内視鏡挿入部の先端に配設される CCD イメージセンサからの信号出力を的確に伝送することがより困難となっている。

【0005】

係る事情に鑑み近年では、内視鏡の先端部において、CCD イメージセンサの撮像信号に対して CDS 処理 (correlated double sampling: 相関 2 重サンプリング) を施し、信号の周波数帯域を落としてからケーブルを介して当該撮像信号を伝送する一方で、当該ケーブルにおける周波数劣化分を、受けた側のプロセッサ等に配設した所定のアナログ回路 (エンハンス回路等) で補正するシステムも開示されている (日本国特開 2012-115531 号公報参照)。

40

【0006】

なお、日本国特開 2012-115531 号公報において開示された技術は周波数成分を補正するものであるが、デジタル的に周波数劣化成分を補正する技術も知られるところにある。

【0007】

一方、近年、撮像素子として CMOS イメージセンサを採用する内視鏡も提案されてい

50

る。

【 0 0 0 8 】

この種のＣＭＯＳイメージセンサは、そのセンサチップ内に撮像部と共にＡ／Ｄ変換部を備える。そして、センサとしての出力信号はデジタル信号となっている。

【 0 0 0 9 】

ここで、周波数特性の観点から言えば、デジタル信号の伝送はアナログ信号の伝送に比べてケーブル自体の物理的特性の影響を受けづらい。したがって、この種のＣＭＯＳイメージセンサを採用する内視鏡はセンサ出力信号をデジタル信号として出力するため、比較的長いケーブルでの信号伝送であっても、センサ出力信号をアナログ信号として出力するＣＣＤイメージセンサを採用する内視鏡に比して、画質に与える信号劣化の影響は小さくなる。

10

【 0 0 1 0 】

しかしながら、上述したＣＭＯＳイメージセンサを採用する内視鏡を、ＣＭＯＳイメージセンサに対応するプロセッサ（以下、ＣＭＯＳ対応プロセッサと称する）に接続する場合は特に問題は生じないが、従来のＣＣＤイメージセンサを採用する内視鏡であって、上述した如く、先端部においてＣＤＳ処理を施す内視鏡に対応したプロセッサ（以下、先端ＣＤＳ対応プロセッサと称す）に接続する場合は、以下に示す不都合を生じる虞がある。

【 0 0 1 1 】

すなわち、上述した先端ＣＤＳ対応プロセッサは、アナログ信号伝送路における周波数特性の劣化（主として高域周波数成分の減衰）に対応するため、劣化した成分を補うようなエンハンス回路を経由して映像信号を出力している。

20

【 0 0 1 2 】

このような出力信号の特性を有する従来の先端ＣＤＳ対応プロセッサに、周波数特性が比較的フラットなＣＭＯＳイメージセンサを採用する内視鏡からの信号を入力すると、必要以上に映像信号の高域周波数成分が強調され過ぎてしまうという不都合を生じる虞がある。

【 0 0 1 3 】

本発明は上述した点に鑑みてなされたもので、高域周波数成分を強調補正する回路を備えるプロセッサに接続された場合であっても、当該プロセッサにおいて適正な画像信号処理を行い得る、撮像信号としてデジタル信号を出力する撮像素子を搭載する内視鏡を提供することを目的とする。

30

【発明の開示】

【課題を解決するための手段】

【 0 0 1 4 】

本発明の一態様の内視鏡は、高域成分が減衰した撮像信号の高域成分を強調補正するための高域成分強調回路を設けた第１のプロセッサに接続可能な内視鏡であって、被検体に挿入される挿入部と、前記挿入部の先端に設けられ、前記被検体の光学像を撮像してアナログ撮像信号を生成する撮像部と、当該アナログ撮像信号をデジタル撮像信号に変換して出力するＡ／Ｄ変換部とを備える撮像素子と、一端が前記撮像素子に接続され、前記デジタル撮像信号を他端側に伝送するためのケーブルと、前記ケーブルの他端に設けられ、前記高域成分強調回路に係る周波数特性をイコライズする周波数特性を有する逆特性フィルタと、を具備する。

40

【図面の簡単な説明】

【 0 0 1 5 】

【図１】図１は、本発明の第１の実施形態の内視鏡の構成を示す図。

【図２】図２は、第１の実施形態の内視鏡におけるＣＭＯＳ内のＡＦＥ回路の構成を示した図。

【図３】図３は、第１の実施形態の内視鏡、従来の内視鏡および先端ＣＤＳ対応プロセッサの接続関係を示した図。

【図４】図４は、第１の実施形態の内視鏡、先端ＣＤＳ対応プロセッサおよびＣＭＯＳ対

50

応プロセッサとの接続関係を示した図。

【図５】図５は、第１の実施形態の内視鏡が先端ＣＤＳ対応プロセッサに接続された際の構成を示す図。

【図６】図６は、第１の実施形態の内視鏡がＣＭＯＳ対応プロセッサに接続された際の構成を示す図。

【図７】図７は、第１の実施形態の内視鏡におけるデジタルフィルタ処理の作用を示したフローチャート。

【図８】図８は、従来の内視鏡がプロセッサに接続された際の一状態例を示した図である。

【図９】図９は、従来の内視鏡における伝送信号特性の一例を示した図である。

10

【図１０】図１０は、従来の内視鏡が接続される先端ＣＤＳ対応プロセッサにおける先端ＣＤＳ向けエンハンス回路の信号特性の一例を示した図である。

【図１１】図１１は、本発明の第２の実施形態の内視鏡が先端ＣＤＳ対応プロセッサに接続された際の構成を示す図。

【図１２】図１２は、第２の実施形態の内視鏡がＣＭＯＳ対応プロセッサに接続された際の構成を示す図。

【図１３】図１３は、第２の実施形態の内視鏡におけるデジタルフィルタ処理の作用を示したフローチャート。

【発明を実施するための最良の形態】

【００１６】

20

以下、図面を参照して本発明の実施形態を説明する。

【００１７】

図１に示すように本発明の第１の実施形態である内視鏡１は、被検体に挿入される挿入部の先端に設けられ、被検体の光学像を撮像して所定のデジタル撮像信号を出力するＣＭＯＳイメージセンサ１１と、前記ＣＭＯＳイメージセンサ１１に接続され前記デジタル撮像信号を伝送するケーブル４０と、所定の信号処理を行う信号処理装置としてのプロセッサ（詳しくは後述する）に接続されるコネクタ部２０と、を備える。

【００１８】

前記ＣＭＯＳイメージセンサ１１は、プロセッサ３のクロック同期信号生成回路３１（図５参照）から送信される所定のクロック信号および同期信号ＨＤ、ＶＤに基づいて当該ＣＭＯＳイメージセンサ１１の動作仕様に合わせたクロック信号、水平同期信号ＨＤおよび垂直同期信号ＶＤ並びに各種信号処理のためのパルスを生成するタイミングジェネレータ（ＴＧ）１５と、当該タイミングジェネレータ１５において生成された前記クロック信号、水平同期信号ＨＤおよび垂直同期信号ＶＤにより、被検体の光学像を撮像して所定のアナログ撮像信号を生成する撮像部１２（ＰＤ１２）と、当該撮像部１２に対して所定の信号処理を施すと共にデジタル撮像信号に変換して出力するＡ／Ｄ変換部を備えるＡＦＥ回路１３と、当該ＡＦＥ回路１３からのデジタル撮像信号をパラレル／シリアル変換して後段に出力するＰ／Ｓ回路１４と、を有して構成される。

30

【００１９】

前記ケーブル４０は、プロセッサ３から送信される所定のクロック信号および同期信号ＨＤ、ＶＤをＣＭＯＳイメージセンサ１１に伝送すると共に、Ｐ／Ｓ回路１４においてパラレル／シリアル変換されたシリアル信号の前記デジタル撮像信号をコネクタ２０の内部に設けられたＳ／Ｐ変換回路２３に伝送する。

40

【００２０】

本実施形態においては、前記コネクタ部２０の内部に、前記デジタル撮像信号に対して所定の信号処理を施すための回路をＦＰＧＡ（以下、ＦＰＧＡ２１）にて構成する。

【００２１】

前記ＦＰＧＡ２１は、プロセッサ３において生成された前記クロック信号および同期信号ＨＤ、ＶＤを受けてＣＭＯＳイメージセンサ１１に向けて出力する。

【００２２】

50

一方、前記FPGA21は、プロセッサ3において生成された前記クロック信号に基づいて各種信号処理のためのパルスを生成するタイミングジェネレータ(TG)22と、CMOSイメージセンサ11から出力された前記シリアル信号のデジタル撮像信号をシリアル/パラレル変換するS/P変換回路23と、S/P変換回路23に接続された先端CDS対応プロセッサ用デジタルフィルタ24(以下、CDS対応デジタルフィルタ24と称す)と、同じくS/P変換回路23に接続されたCMOS対応プロセッサ用デジタルフィルタ25(以下、CMOS対応デジタルフィルタ25と称す)、を具備する。

【0023】

ここで、前記CDS対応デジタルフィルタ24は、プロセッサ3における先端CDS向けエンハンス回路33(詳しくは後述する)に係る周波数特性をイコライズする特性を有する逆特性フィルタとして構成される。そして、前記エンハンス回路33を有するプロセッサ3に当該CMOSイメージセンサ11を搭載する内視鏡1が接続された際に有効に働くようになっている。

10

【0024】

一方、前記CMOS対応デジタルフィルタ25は、前記CDS対応デジタルフィルタ24とは異なる特性を有するフィルタとして構成される。そして、前記エンハンス回路33を備えず、かつ、CMOSイメージセンサ11に対応した処理を行うプロセッサ3Aに当該CMOSイメージセンサ11を搭載する内視鏡1が接続された際に有効に働くようになっている。

【0025】

20

図1に戻って、さらに前記FPGA21は、前記CDS対応デジタルフィルタ24と、CMOS対応デジタルフィルタ25との出力信号経路を切り替える信号経路切替部26と、当該信号経路切替部26からの出力信号をパラレル/シリアル変換してプロセッサ3に向けて出力するP/S回路27と、当該内視鏡1に接続させたプロセッサの種別に応じて前記信号経路切替部26における信号経路を切り替えるプロセッサ検知回路28と、を備える。

【0026】

なお、図2に示すように、AFE回路13は、撮像部12からのアナログ撮像信号に対して所定の相関2重サンプリング処理を施すCDS回路16と、この相関2重サンプリング処理が施されたアナログ撮像信号をA/D変換して出力するA/D変換回路17とを備えて構成される。

30

【0027】

次に、内視鏡1が接続され得る前記プロセッサ3およびプロセッサ3Aについて詳しく説明する。

【0028】

図3は本実施形態の内視鏡、従来の内視鏡および先端CDS対応プロセッサ(プロセッサ3)との接続関係を示した図である。

【0029】

図3に示すように、プロセッサ3は、従来の、内視鏡先端部においてCCDイメージセンサと共にCDS処理を施す回路を備えた内視鏡101に対して接続可能な先端CDS対応プロセッサである。一方でプロセッサ3は、CMOSイメージセンサを採用した内視鏡であっても、上述した本実施形態の如き構成をなす内視鏡1であれば、接続された際に当該プロセッサにおいて適正な画像信号処理を行い得る。

40

【0030】

図5に示すように当該先端CDS対応プロセッサ3は、所定のクロック信号および同期信号HD、VDを生成する前記クロック同期信号生成回路31と、接続された内視鏡から出力されるシリアル信号のデジタル撮像信号をシリアル/パラレル変換するS/P変換回路32と、S/P変換回路32に接続された先端CDS向けエンハンス回路33と、プロセッサ3内の各種回路を制御するCPU34と、を備える。

【0031】

50

ここで、前記先端ＣＤＳ向けエンハンス回路３３は、Ｓ／Ｐ変換回路３２によりシリアル／パラレル変換された当該内視鏡１０１からの撮像信号に対して高域成分を強調する役目を果たすが、詳細は後述する。

【００３２】

また、当該プロセッサ３におけるＣＰＵ３４は、図示しないメモリに格納された当該プロセッサ３固有のＩＤ情報（特に、当該プロセッサ３が先端ＣＤＳ対応プロセッサであるとの情報）を接続された内視鏡１に伝送する役目を果たす。

【００３３】

一方、本実施形態の内視鏡１における前記プロセッサ検知回路２８は、接続されたプロセッサ３における前記ＣＰＵ３４からの情報に基づいて当該接続されたプロセッサが先端ＣＤＳ対応プロセッサであるか否かを判別するようになっている。

10

【００３４】

なお、上述したプロセッサ３としては、当該プロセッサ３固有のＩＤ情報（先端ＣＤＳ対応プロセッサであるとの情報）を内視鏡１に対して送出する機能を有するものを想定し、前記プロセッサ検知回路２８は当該ＩＤ情報を入手して接続されたプロセッサの種別を判別するものとしたが、プロセッサの判別方法はこれに限られない。

【００３５】

たとえば、接続されたプロセッサから所定のＩＤ情報を受信しないことをもって当該プロセッサ３の種別を判別するようにしてもよい。

【００３６】

20

より具体的には、後述するように「ＣＭＯＳ対応プロセッサ」からは自身の固有のＩＤ情報、すなわちＣＭＯＳ対応プロセッサであるとの情報を必ず送出することを前提とし、当該プロセッサ３の如き先端ＣＤＳ対応プロセッサからはプロセッサ判別用のＩＤ情報を何ら送出しない仕様にすれば、ＩＤ情報を受信しないことをもって当該プロセッサ３が先端ＣＤＳ対応プロセッサであるとの判断をすることができる。

【００３７】

ここで、このＣＤＳ処理回路を有する内視鏡１０１がプロセッサ３に接続された際の一状態例について図８を参照して説明する。

【００３８】

上述したように、従来、撮像素子からの撮像信号に対して、内視鏡の先端部においてＣＤＳ処理（相関２重サンプリング処理）を施し、伝送帯域を落としてから当該撮像信号を伝送する内視鏡が知られている。

30

【００３９】

具体的には図８に示すように、当該従来の内視鏡１０１は、被検体に挿入される挿入部の先端部１１１に、被検体の光学像を撮像してタイミングジェネレータ１１３に基づいて所定のアナログ撮像信号を出力するＣＣＤイメージセンサ１１２を備えると共に、当該アナログ撮像信号に対して相関２重サンプリング処理を施すＣＤＳ回路１１４を備える。

【００４０】

そして、この相関２重サンプリング処理が施されたアナログ撮像信号は、比較的長距離のケーブル１４０を経由してコネクタ部１２０において、Ａ／Ｄ変換された後パラレル／シリアル変換されプロセッサ３に向けて出力される。

40

【００４１】

一方、このケーブル１４０における周波数劣化分を補うべく前記プロセッサ３は、クロックおよび同期信号ＨＤ、ＶＤを内視鏡１０１に対して送出すると共に、Ｓ／Ｐ変換回路３２によりシリアル／パラレル変換された当該内視鏡１０１からの撮像信号に対して高域成分を強調する先端ＣＤＳ向けエンハンス回路３３を備える。

【００４２】

ここで、この種の内視鏡１０１においては、上述したように、先端部１１１に配設された撮像素子（ＣＣＤイメージセンサ１１２）と前記プロセッサ３とを接続するケーブル１４０は比較的長距離に及ぶこととなる。加えて内視鏡挿入部の細径化を実現するために当

50

該ケーブル 140 はその径に制約があることから、CCD イメージセンサ 112 からの信号出力はケーブル 140 の物理的特性の影響を受けて、信号の高域周波数成分が劣化しやすくなっている（図 9 参照）。

【0043】

係る状況に鑑みて前記先端 CDS 向けエンハンス回路 33 は、上述した要因によりケーブル 140 において劣化した高域周波数成分を強調するよう補正して出力するようになっている（図 10 参照）。

【0044】

一方、本実施形態の内視鏡 1 は、従来の先端 CDS 向けエンハンス回路 33 を備えるプロセッサ 3 の他に、前記プロセッサ 3A に接続可能である。

10

【0045】

図 4 は本実施形態の内視鏡、先端 CDS 対応プロセッサおよび CMOS 対応プロセッサとの接続関係を示した図である。

【0046】

プロセッサ 3A は、CMOS イメージセンサ 11 を搭載する内視鏡 1 が接続されることを想定した信号処理回路を備える。

【0047】

ここで、上述したように、周波数特性の観点から言えば、デジタル信号の伝送はアナログ信号の伝送に比べてケーブル自体の物理的特性の影響を受けづらいことから、センサ出力信号をデジタル信号として出力する当該内視鏡 1 は、比較的長いケーブルでの信号伝送であっても、センサ出力信号をアナログ信号として出力する CCD イメージセンサを採用する内視鏡 101 に比して、画質に与える信号劣化の影響（特に高域周波数成分の劣化の影響）は小さくなる。

20

【0048】

すなわちプロセッサ 3A は、ケーブル 40 による高域周波数成分の劣化の影響が小さい撮像信号を入力することを前提とした信号処理回路を備える。

【0049】

換言すればプロセッサ 3A は、前記先端 CDS 向けエンハンス回路 33 に相当するエンハンス回路を備えない。

【0050】

30

次に、本実施形態の内視鏡 1 が先端 CDS 対応のプロセッサ 3 または CMOS 対応のプロセッサ 3A に接続された際の作用についてそれぞれ説明する。

【0051】

図 5 は、本実施形態の内視鏡が先端 CDS 対応プロセッサに接続された際の構成を示す図であり、図 6 は、本実施形態の内視鏡が CMOS 対応プロセッサに接続された際の構成を示す図である。さらに、図 7 は、本実施形態の内視鏡におけるデジタルフィルタの選択処理を示したフローチャートである。

【0052】

図 7 示すように、まず内視鏡 1 におけるプロセッサ検知回路 28 が所定のプロセッサに接続されたことを検知すると、プロセッサ検知回路 28 は接続されたプロセッサの CPU 34（図 5，図 6 参照）から所定の ID 情報を入手する（ステップ S1）。

40

【0053】

この後、プロセッサ検知回路 28 は、接続されたプロセッサが、ステップ S1 で入手した ID 情報に基づいて、当該内視鏡 1 が接続されたプロセッサが先端 CDS 対応のプロセッサ 3 であるか、または CMOS 対応のプロセッサ 3A であるかを判定する（ステップ S2）。

【0054】

なお、上述したようにプロセッサ検知回路 28 は、ID 情報を受信しないことをもって当該プロセッサ 3 が先端 CDS 対応のプロセッサであるか否かの判別をしてもよい。

【0055】

50

そして、接続されたプロセッサが先端ＣＤＳ対応のプロセッサ３である場合（すなわち、撮像信号に対して前記先端ＣＤＳ向けエンハンス回路３３が働くプロセッサである場合）は、プロセッサ検知回路２８は、ステップＳ３の処理を行う。

【００５６】

すなわち、ステップＳ３においてプロセッサ検知回路２８は、前記信号経路切替部２６を制御して前記Ｐ／Ｓ回路２７から出力される撮像信号が、前記ＣＤＳ対応デジタルフィルタ２４を経由するように信号経路を切り替える（図５参照）。

【００５７】

ここで、上述したように、ＣＭＯＳイメージセンサ１１からはデジタル撮像信号が出力されるため、ケーブル４０による伝送の過程ではほとんど当該撮像信号に基づく映像の高域周波数成分は劣化しない。したがって、そのままの状態ですべてのプロセッサ３に入力されると必要以上に映像の高域周波数成分を強調してしまうことになる。

10

【００５８】

しかしながら本実施形態では、前記ＣＤＳ対応デジタルフィルタ２４は、前記先端ＣＤＳ向けエンハンス回路３３に係る周波数特性をイコライズする特性を有する逆特性フィルタとして構成される。

【００５９】

すなわち内視鏡１からの出力される撮像信号の高域周波数成分は一旦減じられており、この撮像信号を入力したプロセッサ３内においては、前記先端ＣＤＳ向けエンハンス回路３３による高域強調作用と相まって結果として適正な周波数特性を得ることができる。

20

【００６０】

一方、接続されたプロセッサがＣＭＯＳ対応のプロセッサ３Ａである場合は、プロセッサ検知回路２８は、ステップＳ４の処理を行う。

【００６１】

すなわち、ステップＳ４においてプロセッサ検知回路２８は、前記信号経路切替部２６を制御して前記Ｐ／Ｓ回路２７から出力される撮像信号が、前記ＣＭＯＳ対応デジタルフィルタ２５を経由するように信号経路を切り替える（図６参照）。

【００６２】

なお、前記ＣＭＯＳ対応デジタルフィルタ２５の特性は、ケーブル４０においてＣＭＯＳイメージセンサ１１から出力されるデジタル撮像信号に基づく映像の高域周波数成分がほとんど劣化しないことを考慮すると、ほぼフラットな周波数特性を示す回路構成であってもよい。

30

【００６３】

以上説明したように本実施形態によると、上述のごとく撮像信号に対して高域周波数成分を強調する信号処理回路を備えるプロセッサに接続された場合であっても、当該プロセッサにおいて適正な画像信号処理を行い得る、ＣＭＯＳイメージセンサを搭載する内視鏡を提供することができる。

【００６４】

なお、本実施形態においては、前記ＦＰＧＡ２１はコネクタ部２０に配設するものとしたが、これに限らず、内視鏡１における操作部等に配設されてもよい。

40

【００６５】

また、本実施形態においては、内視鏡１の撮像素子としてＣＭＯＳイメージセンサを想定したが、ＣＭＯＳイメージセンサに限らず、本願発明は、挿入部先端部においてデジタルの撮像信号を生成し上述のごときケーブル４０を介して後方回路部に向けて当該デジタル撮像信号を送出することができる撮像素子を搭載した内視鏡に適用することができる。

【００６６】

次に本発明の第２の実施形態について説明する。

【００６７】

図１１は、本発明の第２の実施形態の内視鏡が先端ＣＤＳ対応プロセッサに接続された際の構成を示す図であり、図１２は、第２の実施形態の内視鏡がＣＭＯＳ対応プロセッサ

50

に接続された際の構成を示す図である。また、図 13 は、第 2 の実施形態の内視鏡におけるデジタルフィルタ処理の作用を示したフローチャートである。

【0068】

本第 2 の実施形態の内視鏡システムは、その基本的な構成は第 1 の実施形態と同様であり、前記コネクタ部 20 における F P G A 21 内の一部の構成のみを異にするものである。したがって、ここでは第 1 の実施形態との差異のみの説明にとどめ、共通する部分の説明については省略する。

【0069】

上述した第 1 の実施形態においては、前記 F P G A 21 は、内視鏡 1 に接続されたプロセッサの種別に応じて信号経路切替部 26 における信号経路を切り替えるプロセッサ検知回路 28 を備えるが（図 1 参照）、第 2 の実施形態においては、図 11、図 12 に示すように、当該プロセッサ検知回路 28 に代えて、信号経路切替部 26 における信号経路を切り替える切替指示信号を送出する切替指示部 28a を備えることを特徴とする。

10

【0070】

この切替指示部 28a は、図示しない操作等（例えば、ユーザーによる設定）により前記切替指示信号を信号経路切替部 26 に送出する。この切替指示信号は、前記デジタル撮像信号が前記先端 C D S 対応プロセッサ用デジタルフィルタ 24（逆特性フィルタ）を通過する第 1 の信号経路と、前記 C M O S 対応プロセッサ用デジタルフィルタ 25 を通過する第 2 の信号経路（すなわち、前記デジタル撮像信号が前記逆特性フィルタを通過しない信号経路）とを切り替えるための指示信号である。

20

【0071】

また、本第 2 の実施形態において信号経路切替部 26 は、切替指示部 28a からの切替指示信号に応じて、前記第 1 の信号経路を前記第 2 の信号経路とを切り替えるようになっている。

【0072】

このように本第 2 の実施形態においては、内視鏡 1 に接続されるプロセッサの種別（先端 C D S 対応プロセッサ 3B（図 11 参照）または C M O S 対応プロセッサ 3C（図 12 参照））を内視鏡 1 においては検知することなく、上述した信号経路の切替を行うことができる。

【0073】

30

次に、本実施形態の内視鏡 1 が先端 C D S 対応プロセッサまたは C M O S 対応プロセッサに接続された際の作用についてそれぞれ説明する。

【0074】

図 13 に示すように、内視鏡 1 における切替指示部 28a から前記切替指示信号が送出されると（ステップ S 11）、当該切替指示部 28a における切替指示が先端 C D S 対応のプロセッサ 3B であるか、または C M O S 対応のプロセッサ 3C であるかに基づいて（ステップ S 12）、信号経路切替部 26 は前記第 1 の信号経路と前記第 2 の信号経路とを切り替える。

【0075】

すなわち、前記切替指示信号が先端 C D S 対応プロセッサ 3B を示す場合（すなわち、撮像信号に対して前記先端 C D S 向けエンハンス回路 33 が働くプロセッサを示す場合）は、前記先端 C D S 対応プロセッサ用デジタルフィルタ 24（逆特性フィルタ）を通過する第 1 の信号経路を選択する（ステップ S 13）。

40

【0076】

一方、前記切替指示信号が C M O S 対応のプロセッサ 3C を示す場合は、C M O S 対応プロセッサ用デジタルフィルタ 25 を通過する第 2 の信号経路を選択する（ステップ S 14）。

【0077】

なお、第 1 の実施形態と同様に、前記 C M O S 対応プロセッサ用デジタルフィルタ 25 の特性は、ケーブル 40 において C M O S イメージセンサ 11 から出力されるデジタル撮

50

像信号に基づく映像の高域周波数成分がほとんど劣化しないことを考慮すると、ほぼフラットな周波数特性を示す回路構成であってもよい。

【 0 0 7 8 】

以上説明したように本実施形態によると、接続されるプロセッサの種別検知をすることなく、撮像信号に対して高域周波数成分を強調する信号処理回路を備えるプロセッサに接続された場合であっても、当該プロセッサにおいて適正な画像信号処理を行い得る、ＣＭＯＳイメージセンサを搭載する内視鏡を提供することができる。

【 0 0 7 9 】

なお、本発明は、上述した実施形態そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化することができる。また、上記実施形態に開示されている複数の構成要素の適宜な組み合わせにより、種々の発明の態様を形成することができる。例えば、実施形態に示される全構成要素から幾つかの構成要素を削除してもよい。さらに異なる実施形態にわたる構成要素を適宜組み合わせても良い。

【 0 0 8 0 】

このように、発明の趣旨を逸脱しない範囲内において種々の変更または応用が可能であることは勿論である。

【 0 0 8 1 】

本出願は、２０１４年１２月４日に日本国に出願された特願２０１４－２４６１３６号を優先権主張の基礎として出願するものであり、上記の開示内容は、本願明細書、請求の範囲、図面に引用されたものとする。

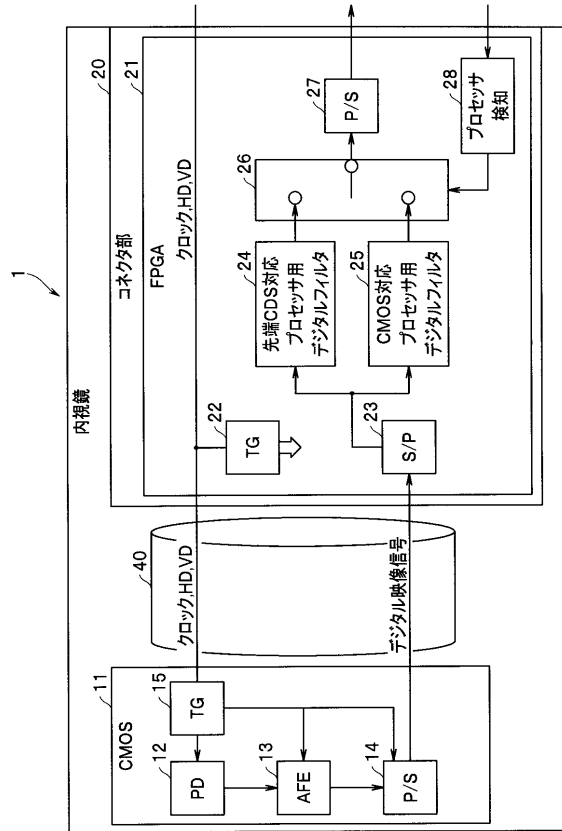
【要約】

高域成分が減衰した撮像信号の高域成分を強調補正する高域成分強調回路（３３）を設けたプロセッサ（３）に接続可能な内視鏡であって、被検体の光学像を撮像してアナログ撮像信号を生成する撮像部と、当該アナログ撮像信号をデジタル撮像信号に変換して出力するＡ／Ｄ変換部とを備えるＣＭＯＳイメージセンサ（１１）と、前記デジタル撮像信号を伝送するためのケーブル（４０）と、前記高域成分強調回路に係る周波数特性をイコライズする周波数特性を有するフィルタ（２４）とを具備する。

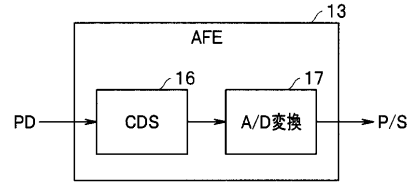
10

20

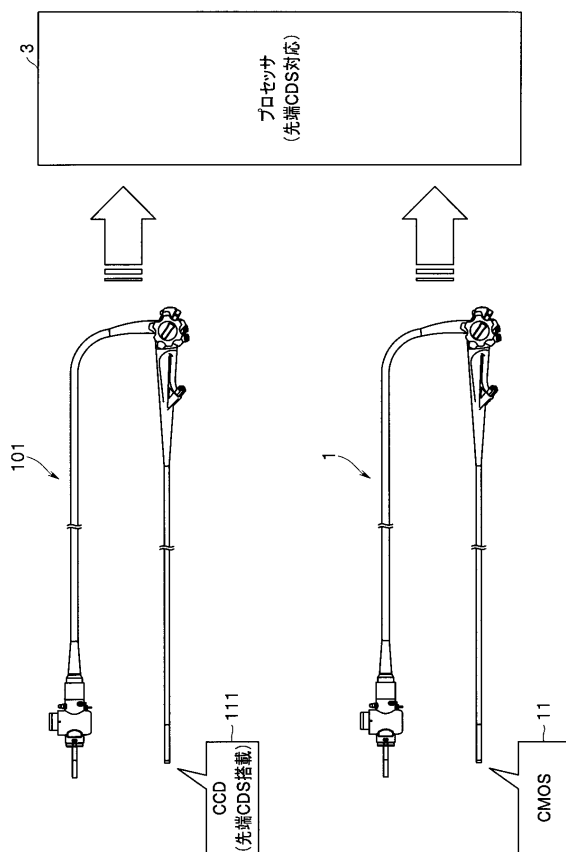
【図 1】



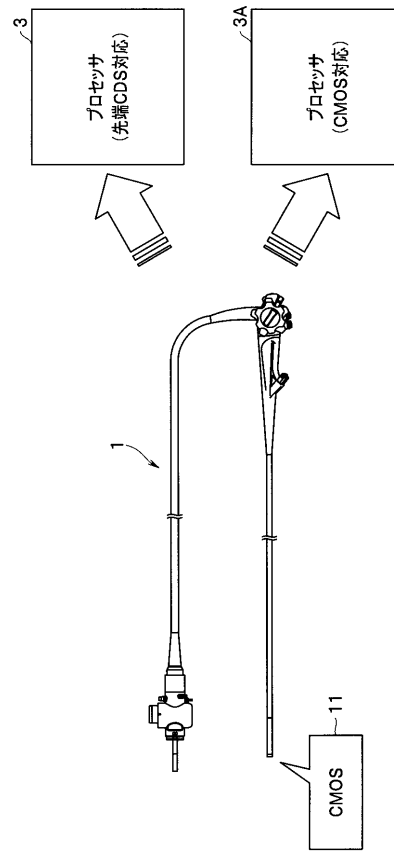
【図 2】



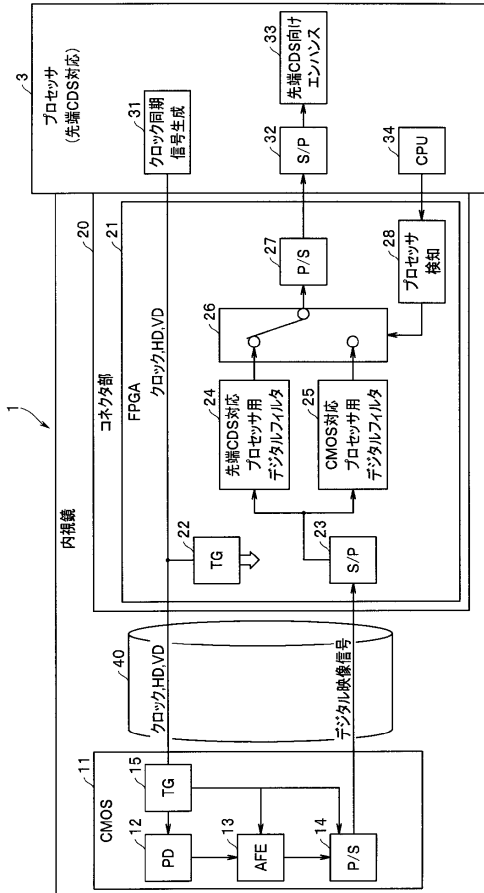
【図 3】



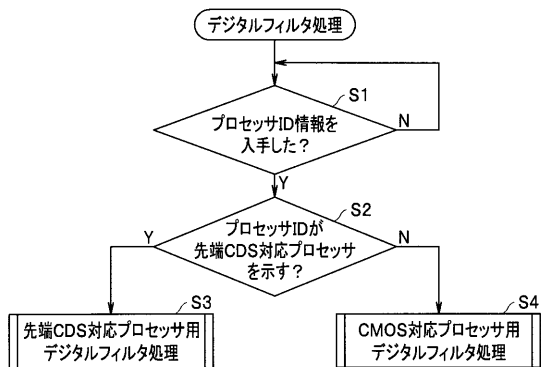
【図 4】



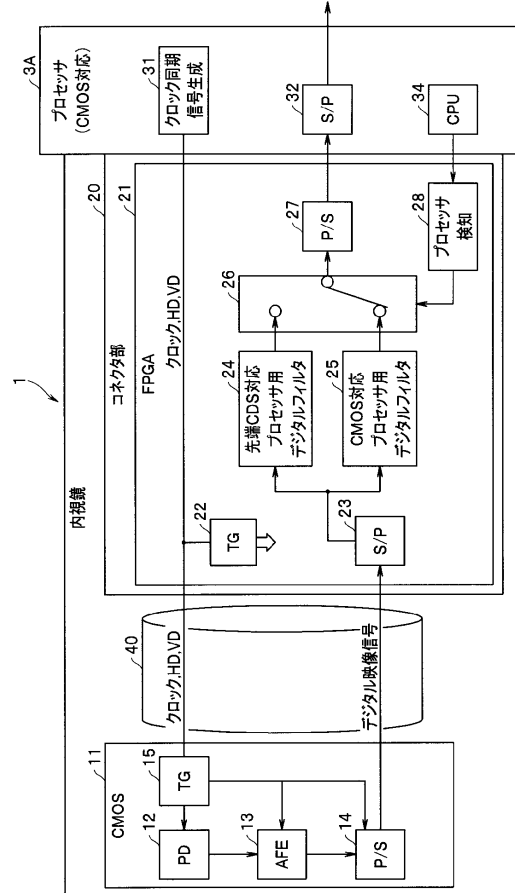
【 図 5 】



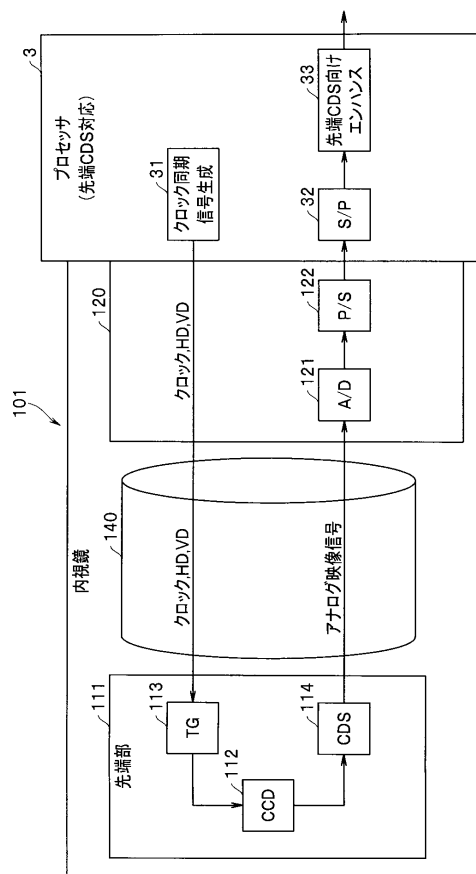
【圖 7】



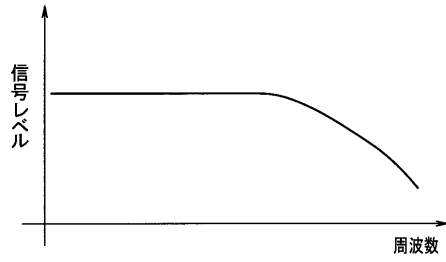
【 図 6 】



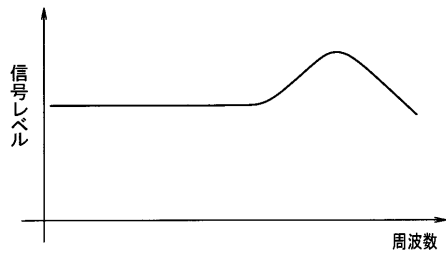
【 図 8 】



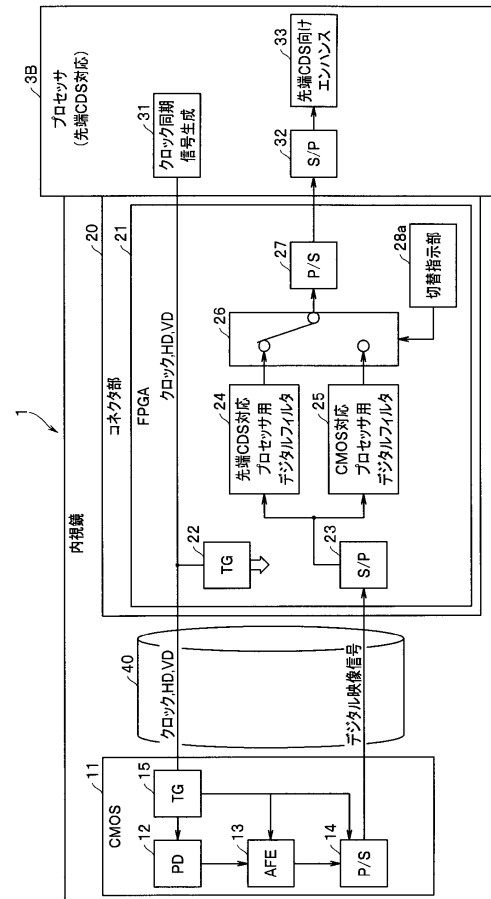
【 図 9 】



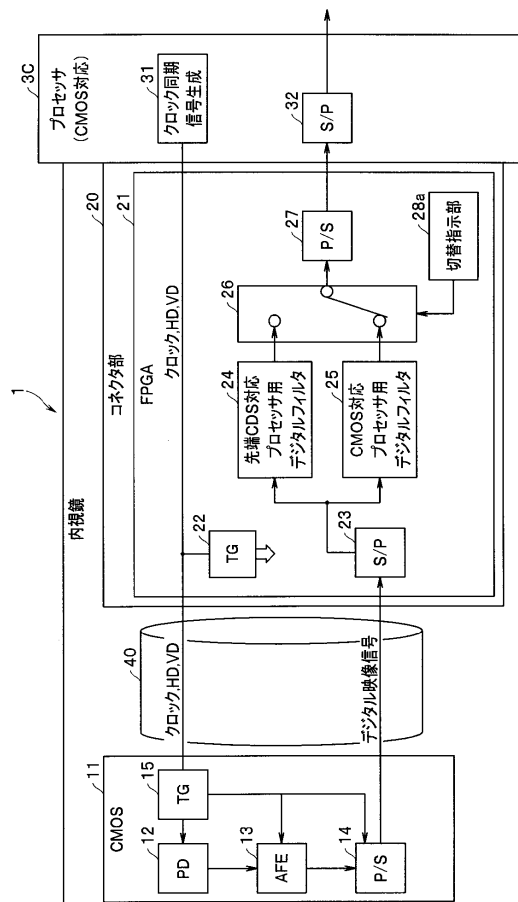
【 図 1 0 】



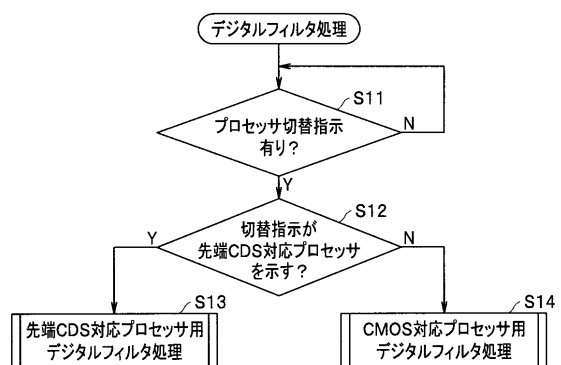
【 図 1 1 】



【 図 1 2 】



【 図 1 3 】



フロントページの続き

(72)発明者 松井 泰憲

東京都渋谷区幡ヶ谷2丁目4番2号 オリンパス株式会社内

審査官 小田倉 直人

(56)参考文献 特開2001-28709(JP,A)

(58)調査した分野(Int.Cl., DB名)

A61B 1/04

专利名称(译)	内视镜		
公开(公告)号	JP6013647B1	公开(公告)日	2016-10-25
申请号	JP2016506918	申请日	2015-09-08
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯公司		
当前申请(专利权)人(译)	奥林巴斯公司		
[标]发明人	大河文行 橋本秀範 松井泰憲		
发明人	大河 文行 橋本 秀範 松井 泰憲		
IPC分类号	A61B1/04		
CPC分类号	A61B1/04 A61B1/00009 A61B1/00112 A61B1/05 G02B23/2484 G06T5/20 H04N5/2253 H04N5/268 H04N5/37455 H04N7/10 H04N7/183 H04N2005/2255		
FI分类号	A61B1/04.362.J A61B1/04.372		
代理人(译)	伊藤 进 长谷川 靖 ShinoUra修		
优先权	2014246136 2014-12-04 JP		
其他公开文献	JPWO2016088421A1		
外部链接	Espacenet		

摘要(译)

可以连接到配备有高频分量增强电路 (33) 的处理器 (3) 的内窥镜, 该高频分量增强电路 (33) 增强和校正其中高频分量被衰减的图像信号的高频分量, 并且捕获被检体的光学图像。 CMOS图像传感器 (11), 其具有用于产生模拟图像拾取信号的图像拾取单元和用于将模拟图像拾取信号转换为数字图像拾取信号并输出数字图像拾取信号并用于发送数字图像拾取信号的A / D转换单元。 提供一种电缆 (40) 和滤波器 (24), 该滤波器 (24) 具有用于使与高频成分强调电路有关的频率特性均匀的频率特性。

【 図 1 】

